

DIALOG(R)File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

09/400.549

011027710 **Image available**

WPI Acc No: 1997-005634/ 199701

XRPX Acc No: N97-005178

**Image pick-up appts. - has signal processor that obtains outputs of both
analogue to digital converters to compute for difference between times
light and dark signals were output**

Patent Assignee: NIKON CORP. (NIKR)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No.	Kind	Date	Applicat No	Kind	Date	Week
JP 8275064	A	19961018	JP 9573017	A	19950330	199701 B

Priority Applications (No Type Date): JP 9573017 A 19950330

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 8275064	A	19	H04N-005/335	

Abstract (Basic): JP 8275064 A

The appts. includes a drive circuit (1) that outputs a drive signal to enable a solid-state image sensor (2) to output a light and a dark signal to corresp. analogue to digital converters (3,4). A sampling pulse generator (5) outputs a sampling pulse to each ADC through corresp. delay circuits (7,8) that delay the analogue to digital conversion of the light and dark signals for a predetermined time.

A signal processor (9) calculates the difference between the times the light and the dark signals are output from the corresp. ADCs.

ADVANTAGE - Deducts dark signal from light signal to produce image signal; improves signal to noise ratio of image signal; reads light and dark signals at max. and min. peak positions, respectively, thereby minimising random noise.

Dwg.1/20

Title Terms: IMAGE; PICK; UP; APPARATUS; SIGNAL; PROCESSOR; OBTAIN; OUTPUT;
ANALOGUE; DIGITAL; CONVERTER; COMPUTATION; DIFFER; TIME; LIGHT; DARK;
SIGNAL; OUTPUT

Derwent Class: W04

International Patent Class (Main): H04N-005/335

File Segment: EPI

Manual Codes (EPI/S-X): W04-M01B7; W04-M01D6A; W04-P01A

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-275064

(43) 公開日 平成8年(1996)10月18日

(51) Int.Cl.⁶

H 0 4 N 5/335

識別記号

庁内整理番号

F I

H 0 4 N 5/335

技術表示箇所

R

審査請求 未請求 請求項の数12 OL (全 19 頁)

(21) 出願番号 特願平7-73017

(22) 出願日 平成7年(1995)3月30日

(71) 出願人 000004112

株式会社ニコン

東京都千代田区丸の内3丁目2番3号

(72) 発明者 斉藤 明弘

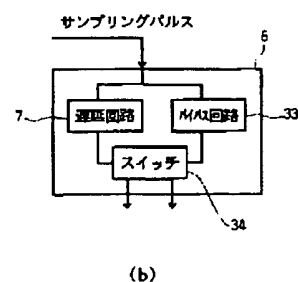
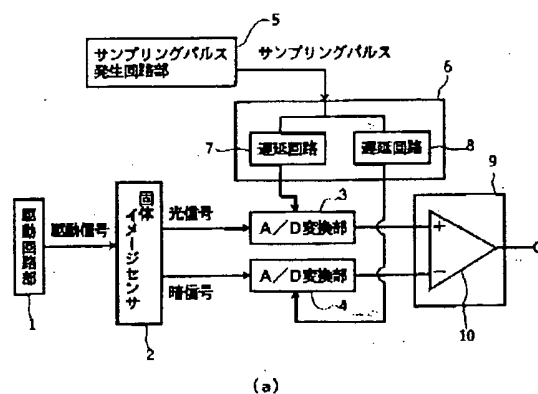
東京都千代田区丸の内3丁目2番3号 株式会社ニコン内

(54) 【発明の名称】 撮像装置

(57) 【要約】

【目的】 光信号から暗信号を差し引いて画像信号を得る撮像装置において、画像信号のS/N比が向上された撮像装置を提供する。

【構成】 固体イメージセンサが駆動回路及び光信号、暗信号用A/D変換部に接続され、光信号及び暗信号が各A/D変換部に出力される。各A/D変換部はサンプリングパルス発生回路と接続され、これより送られるサンプリングパルスにより各信号を読み出す。更に、遅延手段がサンプリングパルス発生回路と各A/D変換部に接続され、各信号の最大ピーク位置にて読み出すようにサンプリングパルスのタイミングを制御する。遅延手段は、固体イメージセンサと各A/D変換部に接続され、光信号、暗信号の最大ピーク位置を時間的に一致させてもよい。



【特許請求の範囲】

【請求項1】 光信号及び暗信号を出力する固体イメージセンサと、

前記固体イメージセンサを駆動させるための駆動信号を前記イメージセンサに出力する駆動回路部と、

前記固体イメージセンサから出力される光信号をA/D変換する光信号用A/D変換部と、

前記固体イメージセンサから出力される暗信号をA/D変換する暗信号用A/D変換部と、

前記光信号及び前記暗信号がA/D変換されるタイミングを定めるためにサンプリングパルスを2つの前記A/D変換部に出力するサンプリングパルス発生回路部と、
前記A/D変換部に出力される前記サンプリングパルスのうち、少なくともいずれか片方のサンプリングパルスを遅延させる遅延手段、及び、

前記光信号用A/D変換部及び前記暗信号用A/D変換部に接続され、前記2つのA/D変換部から出力された光信号と暗信号の差を演算する信号処理部からなることを特徴とする撮像装置。

【請求項2】 前記固体イメージセンサは、受光部を含みマトリクス状に配列された複数の単位画素と、

前記単位画素から出力される光信号を蓄積する光信号用コンデンサと、

前記単位画素から出力される暗信号を蓄積する暗信号用コンデンサと、

前記光信号及び前記暗信号を電圧信号として固体イメージセンサから前記A/D変換部に出力させる光信号用と暗信号用の2ラインからなる水平読み出し部と、

前記単位画素及び前記水平読み出し部に接続され、光信号用及び暗信号用からなる垂直読み出し部、及び、

前記光信号及び前記暗信号を固体イメージセンサの外部に廃棄させる水平読み出し部リセットトランジスタを有することを特徴とする請求項1記載の撮像装置。

【請求項3】 前記固体イメージセンサは、前記単位画素に増幅型単位画素を配置したことを特徴とする請求項2記載の撮像装置。

【請求項4】 前記遅延手段は2つの遅延回路からなり、一方の遅延回路は光信号用サンプリングパルスを遅延させ、他方の遅延回路は暗信号用サンプリングパルスを遅延させることを特徴とする請求項1から請求項3のいずれかに記載の撮像装置。

【請求項5】 前記遅延手段は、遅延回路とバイパス回路及び選択スイッチからなり、

前記遅延回路の一端及びバイパス回路の一端は、前記サンプリングパルス発生回路部と接続され、

前記選択スイッチは、前記遅延回路の他端及び前記バイパス回路の他端に接続され、一方の前記回路から出力されるサンプリングパルスを光信号用A/D変換部または暗信号用A/D変換部のいずれか一方に出力させ、他方

の前記回路から出力されるサンプリングパルスをいずれか他方のA/D変換部に出力させることを特徴とする請求項1から請求項3のいずれかに記載の撮像装置。

【請求項6】 光信号及び暗信号を出力する固体イメージセンサと、

前記固体イメージセンサを駆動させるための駆動信号を前記イメージセンサに出力する駆動回路部と、

前記固体イメージセンサから出力される光信号及び暗信号のうち、少なくともいずれか一方の信号を遅延させる遅延手段と、

前記遅延手段から出力される光信号をA/D変換する光信号用A/D変換部と、

前記遅延手段から出力される暗信号をA/D変換する暗信号用A/D変換部と、

前記光信号及び前記暗信号がA/D変換されるタイミングを定めるためにサンプリングパルスを前記2つのA/D変換部に出力するサンプリングパルス発生回路部、及び、

前記光信号用A/D変換部でA/D変換された光信号と、前記暗信号用A/D変換部でA/D変換された暗信号の差を演算する信号処理部からなることを特徴とする撮像装置。

【請求項7】 前記固体イメージセンサは、受光部を含みマトリクス状に配列された複数の単位画素と、

前記単位画素から出力される光信号を蓄積する光信号用コンデンサと、

前記単位画素から出力される暗信号を蓄積する暗信号用コンデンサと、

前記光信号及び前記暗信号を電圧信号として固体イメージセンサから前記A/D変換部に出力させる光信号用と暗信号用の2ラインからなる水平読み出し部と、

前記単位画素及び前記水平読み出し部に接続され、前記光信号を前記光信号用コンデンサに移送させ更に前記光信号用水平読み出し部に移送させ、前記暗信号を前記暗信号用コンデンサに移送させ更に前記光信号用水平読み出し部に移送させる垂直読み出し部、及び、

水平読み出し部に接続され、前記光信号及び前記暗信号を固体イメージセンサの外部に廃棄させる水平読み出し部リセットトランジスタを有することを特徴とする請求項6記載の撮像装置。

【請求項8】 前記遅延手段は2つの遅延回路からなり、一方の遅延回路は光信号を遅延させ、他方の遅延回路は暗信号を遅延させることを特徴とする請求項7記載の撮像装置。

【請求項9】 前記遅延手段は、選択スイッチと遅延回路及びバイパス回路からなり、

前記選択スイッチは、前記遅延回路の一端及び前記バイパス回路の一端に接続され、前記固体イメージセンサから出力される光信号または暗信号のいずれか一方を選択

3

して遅延回路に出力させ、他方の信号を前記バイパス回路に出力させることを特徴とする請求項7記載の撮像装置。

【請求項10】 請求項9記載の撮像装置において、さらに第2の選択スイッチが前記遅延手段から前記信号処理回路部の間に挿入されたことを特徴とする撮像装置。

【請求項11】 前記遅延手段は、前記固体イメージセンサと同一半導体基板上に配置されたことを特徴とする請求項6から請求項10のいずれかに記載の撮像装置。

【請求項12】 前記遅延手段は、所望の遅延時間を設定できる回路からなることを特徴とする請求項1から請求項10のいずれかに記載の撮像装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、固体イメージセンサを用いた撮像装置に関し、更に詳しくは、光信号から暗信号を差し引く撮像装置に関する。

【0002】

【従来の技術】撮像装置は、物体からの光を画像信号に変換させる装置である。この内、固体イメージセンサを使用した撮像装置は、テレビカメラの他、家庭用ビデオカメラにも広く使用されている。しかし、固体イメージセンサから出力される光信号には、一般に、ノイズ成分である暗信号が含まれる。このため、固体イメージセンサを使用した撮像装置は、光信号から暗信号を減算させ画像信号を出力させている。

【0003】図14は、固体イメージセンサ2を使用した従来の撮像装置の構成図である。このような撮像装置は、一般に、駆動回路部1と、固体イメージセンサ2と、サンプリングパルス発生回路部5と、A/D変換部3、4と、信号処理回路部9からなる。駆動回路部1は、固体イメージセンサ2に駆動信号を出力し、固体イメージセンサ2を動作させる。固体イメージセンサ2は、駆動回路部1からの駆動信号により光信号とノイズ信号である暗信号を電圧信号の形でA/D変換部3、4に出力させる。サンプリングパルス発生回路部5は、A/D変換部3、4にサンプリングパルスを出力させる。これにより、光信号及び暗信号をA/D変換させるタイミングが設定される。A/D変換部3、4は、サンプリングパルス発生回路部5からのサンプリングパルスを受けて、アナログ信号である光信号と暗信号をデジタル信号に変換させる。信号処理部9は、A/D変換部から入力される光信号と暗信号の差を演算処理する。これにより、光信号からノイズが除去される。光信号からノイズを除去された後の信号は、画像信号として撮像装置の外部に出力される。

【0004】図15の回路図を引用し固体イメージセンサ2の構成を説明する。固体イメージセンサ2は、一般に、複数の単位画素11と、垂直読み出し部13と、水平読み出し部18と、光信号用コンデンサ16aと、暗

4

信号用コンデンサ16bからなる。なお、ここでは、便宜上3×3の単位画素からなる固体イメージセンサを示す。単位画素11には、これに入射した光を光電変換し光電荷を生じさせる受光部が配置される。生じた光電荷は、読み出されるか、またはリセットされるまでの期間の間単位画素中に蓄積される。

【0005】なお、単位画素に様々な構成が提案されている。図16は、SIT型を用いた増幅型単位画素の回路図を示す。増幅型単位画素は、各単位画素11ごとに増幅素子を配置させ、蓄積された光電荷に応じて増幅された光信号を垂直読み出し部13に出力させるものである。SIT型の増幅型単位画素は、光を光電変換させる受光部と、生じた光電荷を増幅させる増幅部が一体となっている。光電荷は、SITのゲート（ゲート電極36の下）に蓄積される。ゲート電極36にある電圧（Vg2）が印加されることによって、SIT（増幅部）はオン状態となり、ゲートに蓄積された光電荷の量に相応した光信号がソース38とドレイン37の間に生じ、垂直読み出し部13に出力される。光信号が出力された後、ゲートに蓄積された光電荷は、ゲート電圧を高レベル（Vg3）することによりリセットされる。増幅型には、SIT型の他、J-FETやバイポーラを配置して光電荷を増幅させるタイプがある。

【0006】図15において、縦一列の単位画素11は、同一の垂直読み出し部13に接続され、横一列の単位画素11は、同一のゲートライン12-1、12-2、12-3に接続される。垂直読み出し部13は、単位画素に対して並列に接続された光信号用垂直読み出し部14aと暗信号用垂直読み出し部14bからなる。光信号用垂直読み出し部14aには、単位画素側から光信号用選択スイッチ15a、光信号用水平読み出しスイッチ17aが接続され、他端は光信号用水平読み出し部18aに接続されている。暗信号用垂直読み出し部14bには、単位画素側から暗信号用選択スイッチ15b、暗信号用水平読み出しスイッチ17bが接続され、他端は暗信号用水平読み出し部18bに接続されている。

【0007】光信号用垂直読み出し部14aには選択スイッチ15aと水平読み出しスイッチの間17aに光信号用コンデンサ16aが、暗信号用垂直読み出し部14bには選択スイッチ15bと水平読み出しスイッチ17bの間に暗信号用コンデンサ16bが接続されている。水平読み出し部18は、光信号用垂直読み出し部14aに接続された光信号用水平読み出し部18aと、暗信号用垂直読み出し部14bに接続された暗信号用水平読み出し部18bからなる。これは、垂直読み出し部13から移送された各信号を電圧信号としてA/D変換部3、4に出力させるものである。

【0008】ここで、増幅型固体イメージセンサの動作を説明する。光が単位画素の受光部に入射すると、光電荷が受光部に蓄積される。ある横一列のゲートライン1

2-1が垂直シフトレジスタ22により選択されると、垂直シフトレジスタ22からVg2のゲート電圧がゲートライン12-1に印加され、SITはオン状態にされる。なお、垂直シフトレジスタ22は、駆動回路部1からの駆動信号により動作する。このとき、光信号選択用スイッチ15aは、駆動回路部1からの駆動信号(ϕT S)によりオン状態にされている。選択されたゲートライン12-1に接続された単位画素11(選択された単位画素)は、光電荷の蓄積量に応じて増幅された光信号を生じさせる。この光信号は、光信号用垂直読み出し部14aを介して光信号用コンデンサ16aに蓄積される。蓄積された光信号には、固定パターンノイズが含まれる。これは、増幅部のしきい値ばらつきにより生ずるノイズである。次いで、光信号用選択スイッチ15aがオフ状態にされた後に選択されていた単位画素11は、ゲート電圧がVg3(高レベル)にされることによりリセットされ、受光部に蓄積された光電荷が廃棄される。

【0009】次に、再度、垂直シフトレジスタ16からVg2のゲート電圧がゲートライン12-1に印加され、SITがオン状態にされる。このとき、暗信号用選択スイッチ15bは、駆動回路部1からの駆動信号(ϕTD)によりオン状態にされている。選択されたゲートライン12-1に接続された単位画素11には、光電荷は蓄積されていない。しかし、固定パターンノイズによる暗信号が生ずる。この暗信号は、暗信号用垂直読み出し部14bを介して暗信号用コンデンサ16bに蓄積される。

【0010】次に、光信号用水平読み出しスイッチ17aと暗信号用水平読み出しスイッチ17bが同時にオン状態にされる。これにより、光信号用コンデンサ16aに蓄積された光信号は、光信号用水平読み出し部18aに、暗信号用コンデンサ16bに蓄積された暗信号は、暗信号用水平読み出し部18bに出力される。そして、光信号と暗信号は、2ラインからなる水平読み出し部18を介して電圧信号としてA/D変換部に同時に出力される。水平読み出しスイッチ17a、17bは、水平シフトレジスタ23から出力される駆動信号 $\phi H1$ 、 $\phi H2$ 、 $\phi H3$ により動作し、さらに水平シフトレジスタ23は、駆動回路部1からの駆動信号により動作する。

【0011】光信号及び暗信号は、A/D変換部に電圧信号として出力された後も水平読み出し部18に残留する。この残留したそれぞれの信号は、次の信号が読み出される前に、水平読み出し部リセットトランジスタ20a、20bが動作することにより外部に廃棄される。リセットトランジスタ20a、20bは、駆動回路部1からの駆動信号 ϕRSH により動作される。

【0012】固体イメージセンサから出力され、A/D変換部3、4に入力された光信号、暗信号は、アナログ信号であり、理想的には矩形信号である。図17(a)は、理想的なこれらの信号波形を示す。A/D変換部3、4は、波形の頂における電圧値(以下、最大電圧レ

ベルと定義する)をデジタル変換させる。このため、サンプリングパルス発生回路部5からA/D変換部3、4に入力されるサンプリングパルスは、T1からT4の期間に印加される。

【0013】しかし、固体イメージセンサ2から出力される電圧の形の信号は、一般に、理想的な矩形にならない。図17(b)は、測定された一般的な光信号、暗信号の波形を示す。信号電圧はなだらかに立ち上がり、ある期間最大電圧レベルとなる。そして、電圧はなだらかに低下する。ここで、電圧がなだらかに変化する期間(光信号においてT1~T3、暗信号においてT1~T2)を緩衝期間と定義する。

【0014】信号波形が緩衝期間を有する原因は、配線抵抗と寄生容量による時定数のためと考えられる。一般に、コンデンサより固体イメージセンサ2から信号が出力されるまでの配線には抵抗と寄生容量が存在する。抵抗と寄生容量による時定数には、矩形の信号波形をなだらかにさせる作用がある。信号波形が理想的な矩形信号であるなら、信号を読み出すタイミングは、T1からT2の期間ならよい。しかし、緩衝期間を生ずるならば、信号を読み出すタイミングは、最大電圧レベルの期間であるT3からT4の期間にせねばならない。このため、従来の撮像装置は、この期間に信号を読み出すサンプリングパルスがサンプリングパルス発生回路部5より送られていた。

【0015】A/D変換された光信号と暗信号は、A/D変換部3、4より出力され、信号処理回路部9に入力される。信号処理回路部9は、差動増幅器10からなり、A/D変換部から入力される光信号と暗信号の差を演算処理する。これにより、固定パターンノイズが除去される。光信号と暗信号を演算処理した後、一般に信号は、増幅され映像信号として出力される。その後、CRTにて映像されるか、若しくは磁気テープ等に記録される。

【0016】

【発明が解決しようとする課題】しかしながら、このような従来の技術においては、光信号から暗信号を差し引いているにもかかわらず、出力信号における光信号成分とノイズ成分の比であるS/N比が悪いと言う問題があった。このため、映像化すると、鮮明な映像が得られなかった。

【0017】本発明は、このような問題に鑑みてなされたものであり、S/N比を向上させた撮像装置を提供することを目的とする。

【0018】

【課題を解決するための手段】本発明者は、鋭意研究の結果、S/N比を悪化させていた原因を突き止め発明するに至った。本発明は、「光信号及び暗信号を出力する固体イメージセンサと、前記固体イメージセンサを駆動させるための駆動信号を前記イメージセンサに出力する

駆動回路部と、前記固体イメージセンサから出力される光信号をA/D変換する光信号用A/D変換部と、前記固体イメージセンサから出力される暗信号をA/D変換する暗信号用A/D変換部と、前記光信号及び前記暗信号がA/D変換されるタイミングを定めるためにサンプリングパルスを2つの前記A/D変換部に出力するサンプリングパルス発生回路部と、前記A/D変換部に出力される前記サンプリングパルスのうち、少なくともいずれか片方のサンプリングパルスを遅延させる遅延手段、及び、前記光信号用A/D変換部及び前記暗信号用A/D変換部に接続され、前記2つのA/D変換部から出力された光信号と暗信号の差を演算する信号処理部からなることを特徴とする撮像装置（請求項1）」を提供する。

【0019】また、本発明は、「光信号及び暗信号を出力する固体イメージセンサと、前記固体イメージセンサを駆動させるための駆動信号を出力する駆動回路部と、前記固体イメージセンサから入力される光信号及び暗信号のうち、少なくともいずれか一方を遅延させる遅延手段と、前記遅延手段から入力される光信号をA/D変換する光信号用A/D変換部と、前記遅延手段から入力される暗信号をA/D変換する暗信号用A/D変換部と、前記光信号及び前記暗信号がA/D変換されるタイミングを定めるためにサンプリングパルスを前記2つのA/D変換部に出力するサンプリングパルス発生回路部、及び、前記光信号用A/D変換部でA/D変換された光信号と、前記暗信号用A/D変換部でA/D変換された暗信号の差を演算する信号処理部からなることを特徴とする撮像装置（請求項6）」を提供する。

【0020】

【作用】上記のように、従来の撮像装置は、固体イメージセンサから出力される信号電圧を最大電圧レベルの期間にてアナログ/デジタル変換していた。しかし、この期間において電圧は周期的に変動し、最大電圧レベルはある幅を有していたのである。図18は信号波形の概念図である。

【0021】固体イメージセンサから出力される信号は、緩衝期間（光信号においてはT5～T6、暗信号においてはT5～T8）を経て最大電圧レベルに達する。しかし、信号電圧は、図18のように最大電圧レベルの期間（光信号においてはT6～T7、暗信号においてはT8～T9）において周期的に変動するのである。このため、最大電圧レベルはある電圧の幅W1、W2を有するのである。この周期的な電圧変動は、主に固体イメージセンサ2を駆動させる駆動信号によって生ずる。また、急激な電圧変化に伴うオーバーシュートによっても電圧変動が生ずると考えられる。

【0022】この電圧変動の周期（以下、変動周期と言う）は、水平読み出し部のRC時定数により定まる。さらに、RC時定数は、水平読み出し部の寄生容量及び抵

抗により定まる。ところで、水平読み出し部18は、光信号用（18a）と暗信号用（18b）からなる。従って、たとえ光信号用と暗信号用の水平読み出し部が設計上同一の寄生容量値、抵抗値となるように設計されても、製造ばらつきにより光信号用の水平読み出し部と暗信号用の水平読み出し部のRC時定数は異なってしまう。このため、光信号と暗信号の最大電圧の変動周期は異なる。

【0023】一方、従来の撮像装置は、最大電圧レベルの期間にて信号を読み出していた。しかし、光信号と暗信号の最大ピーク位置に読み出しのタイミングが合うとは限らなかった。再び図18を引用してこれを説明する。電圧は、最大電圧レベルの期間において、ある幅で変動する。この期間において、最大になる電圧の位置を最大ピーク位置、その電圧値を最大ピーク電圧と定義する。光信号において、T10のタイミングで最大ピーク電圧がサンプリングされる。しかし、暗信号の変動周期が光信号の変動周期と異なるので、最大ピーク位置は、光信号と暗信号で異なる。このため、T10のタイミングでサンプリングすると、暗信号は、最大ピーク位置ではサンプリングされないのである。光信号、暗信号をそれぞれ最大ピーク電圧で読み出すためには、光信号はT10のタイミングで、暗信号はT11のタイミングでそれぞれ読み出さねばならない。本発明の撮像装置は、遅延手段を用いることにより光信号、暗信号をそれぞれ最大ピーク電圧で読み出すことができる。

【0024】その第1の実施態様は、サンプリングパルス発生回路部とA/D変換部の間に遅延回路からなる遅延手段を接続し、光信号と暗信号を別々のタイミングで読み出すものである。光信号と暗信号の最大ピーク位置は、いずれか一方が時間的に先行し他方が遅れる。そこで、まず、サンプリングパルス発生回路部から出力されるサンプリングパルスは、先行する光信号または暗信号の最大ピーク位置に合わせられる。次いで、他方の信号（最大ピーク位置が遅れる光信号または暗信号）を読み出すためのサンプリングパルスは、遅延回路にて遅延され、そのタイミングを最大ピーク位置に合わせられる。図18においては、暗信号が光信号より先行している。そこで、暗信号用を読み出すサンプリングパルスは、暗信号の最大ピーク位置T11に合わせられ、光信号を読み出すサンプリングパルスは、遅延回路でタイミングを遅延され、光信号の最大ピーク位置T10に合わせられるのである。このようにすれば、光信号、暗信号は、それぞれ最大ピーク位置にて読み出すことができる。サンプリングするタイミングは、各信号の最大ピーク位置ではなく、変動周期の最小ピーク位置（谷底部）に合わせてもよい。いずれにせよ、光信号からの暗信号の消去は好適に行え、これに伴い、S/N比は向上する。

【0025】遅れる方の信号は、光信号、暗信号のどちらであるのか、また、どの程度遅れるのか不明である。

このため、遅延回路は、光信号、暗信号用両方のサンプリングパルスにも配置され、さらに、遅延時間を変化できるものが好ましい。このようにすれば、光信号用サンプリングパルス、暗信号用サンプリングパルスの両方ともタイミングを制御できるので、光信号、暗信号とも最大ピーク位置に合わせることが容易となる。

【0026】あるいは、遅延手段は、一つの遅延回路と一つのバイパス回路と一つの選択スイッチで構成されてもよい。遅延回路とバイパス回路は、選択スイッチに対して並列に接続される。この場合は、遅れる方の信号を読み出すサンプリングパルスは、選択スイッチにて選択されて遅延回路に送られ、遅延されたあとA/D変換部に移送される。他方のサンプリングパルスは、遅延されことなくバイパス回路にて他方のA/D変換部に移送される。このようにしても、光信号、暗信号は、それぞれ最大ピーク位置にて読み出すことができる。

【0027】図19は、具体的な遅延回路の例であり、(a)は遅延線を用いた回路図、(b)はメモリを使用した遅延回路の構成図である。これらの遅延回路は、所望の遅延時間を設定できるものである。この他に、CCDを用いた遅延回路もある。本発明の第2の実施態様は、固体イメージセンサとA/D変換部の間に遅延回路からなる遅延手段を接続し、固体イメージセンサから出力される光信号、暗信号のうち最大ピーク位置が先行する方の信号を遅延させるものである。そして、光信号と暗信号の最大ピーク位置を時間的に合わせ、これらを同一タイミングで読み出すのである。先行する信号は、光信号、暗信号のどちらであるのか不明である。このため、遅延回路は、光信号、暗信号の両方ともに配置され、さらに、遅延時間を変化できるものが好ましい。このようにすれば、光信号、暗信号の両方とも遅延させることができるので、同一のサンプリングパルスを光信号、暗信号の最大ピーク位置に合わせることが容易となる。

【0028】あるいは、遅延手段は、一つの遅延回路と一つのバイパス回路と一つの選択スイッチで構成されてもよい。この場合は、先行する方の信号は、選択スイッチにて選択され遅延回路に送られ、遅延されたあとA/D変換部に移送される。他方の信号は、選択スイッチにて選択されバイパス回路に送られ、遅延されことなく他方のA/D変換部に移送される。また、読み出すタイミングは、各信号の最大ピークではなく、変動周期の最小ピーク（谷底位置）に合わせてもよい。いずれにせよ、光信号からの暗信号の消去は好適に行え、これに伴い、S/N比は向上する。

【0029】しかし、上記のような構成は、光信号からの暗信号の消去が好適に行えるものの、信号処理回路部から出力される画像信号の位相を反転させることができる。すなわち、上記のような構成ならば、遅延回路から出力される信号は、常に信号処理回路部の同じ入力部

（非反転入力部又は反転入力部）に入力される。一方、遅れる信号は、光信号であるのか、暗信号であるのか不明である。このため、遅れる信号が一義的に定まる場合を除き、信号処理回路部で行われる演算が（光信号-暗信号）であるのか（暗信号-光信号）であるのか不明となる。後者の演算が行われたなら、撮像装置より出力される画像信号は、位相が反転された状態となる。よって上記の構成は、S/N比を向上させるものの、新たな不都合が生ずる。この不都合は、撮像装置から反転して出力された画像信号を更に撮像装置外で反転させるか、信号処理回路部に画像信号を反転させる新たな機能を挿入させればよい。

【0030】しかし、上記の構成に、更に第2の選択スイッチを撮像装置の遅延手段と信号処理部の間に挿入させれば、容易にこの不都合は解消する。すなわち、遅延手段から出力された各信号は、第2の選択スイッチに送られる。第2の選択スイッチは、光信号を差動増幅器の非反転入力部に、暗信号を反転入力部に出力させる。このようにすれば、信号処理回路部で行われる演算は一義的に（光信号-暗信号）に定めることが容易にできるのである。更に、遅延回路は、固体イメージセンサと同一半導体基板上に配置させてもよい。このようにすれば、部品数が低減され、装置は小型化する。

【0031】固体イメージセンサは、複数の単位画素が配置される。しかし、光信号、暗信号の最大ピーク的位置合わせは、全画素別々に行うのではなく、任意の一つの単位画素にて行い、残りの単位画素においては、その任意の一つの単位画素に合わせれば良い。各単位画素からの光信号、暗信号は、前述のように水平読み出し部のRC時定数によって変動周期が生ずる。しかし、すべての単位画素からの光信号は同一の光信号用水平読み出し部から読み出され、すべての単位画素からの暗信号は同一の暗信号用水平読み出し部から読み出される。従って、すべての単位画素からの光信号、暗信号は、それぞれ、各水平読み出し部のRC時定数の影響を同じだけ受ける。このため、すべての単位画素からの光信号の変動周期は同一となり、また、すべての単位画素からの暗信号の変動周期は、同一となる。よって、任意の一つの単位画素からの光信号暗信号の読み出すタイミングさえ最大ピーク位置に合わせれば、イメージセンサに配置された全ての単位画素からの信号は、最大ピーク位置に合うのである。

【0032】以上説明したように、本発明の撮像装置は、光信号、暗信号をそれぞれ最大ピーク位置（または最小ピーク位置）にて読み出すことができ、S/N比が向上する。しかし、本発明の撮像装置の作用は、これに留まらない。従来の装置では困難であったランダムノイズの影響を低減させることさえ可能になる。固体イメージセンサより生ずる光信号や暗信号は、一般に、ランダムノイズを含む。ランダムノイズは、各種スイッチング

11

トランジスタが動作するときに生ずるリセットノイズ、受光部の暗電流により生ずる暗ショットノイズ、光信号により生ずる光ショットノイズなどのノイズの総称である。

【0033】図20の信号波形概念図を引用し、ランダムノイズの影響を説明する。図20(a)は、ランダムノイズを含まない場合の信号波形である。図20(b)は、この信号にランダムノイズが挿入されたときの信号波形である。このように、ランダムノイズが存在すると、信号波形は乱れたような状態になる。図20(c)は、最大ピーク波形(図20(b)におけるXの部分)を拡大した図である。ところで、従来の撮像装置は、最大ピーク位置で信号が読み出されるとは限らない。例えば、図20(c)におけるT13のタイミングで信号が読み出されたとする。読み出される信号は、最大でランダムノイズの幅(図20(c)のB)だけ変動する。この位置におけるランダムノイズの幅(B)は、最大ピーク位置でのランダムノイズの幅(A)より、大きい。

【0034】仮に、光信号はランダムノイズの最大値で読み出され、暗信号はその最小値で読み出されたなら、(光信号) - (暗信号) の演算を信号処理部にて行うと、ランダムノイズの幅(B)だけ誤差が生ずる。一方、本発明の撮像装置は、最大ピーク位置で信号を読み出すことが可能であり、T12のタイミングで信号を読み出すことが出来る。読み出される信号は、ランダムノイズの幅(図19(c)のA)だけ変動する。このため、仮に、光信号はランダムノイズの最大値で読み出され、暗信号はその最小値で読み出されたなら、(光信号) - (暗信号) の演算を信号処理部にて行うと、ランダムノイズの幅(A)だけ誤差が生ずる。しかし、最大ピーク位置でのランダムノイズの幅(A)は、その他の位置でのランダムノイズの幅(B)より小さいので、最大ピーク位置で信号が読み出されたなら、ランダムノイズの影響は、低減させることが出来るのである。このため、S/N比は向上する。この作用は、読み出すタイミングを最小ピーク位置にしても同様である。

【0035】本発明は、光信号と暗信号をそれぞれ読み出して光信号から暗信号を差し引く撮像装置に効果がある。特に、増幅型の固体イメージセンサは、固定パターンノイズを生ずる。このため、本発明の撮像装置は、増幅型固体イメージセンサを用いた撮像装置において、優れた効果がある。増幅型の固体イメージセンサには、SIT型、バイポーラ型、J-FET型がある。いずれも、単位画素で光電荷を相当する光信号に増幅するものである。しかし、本発明は、増幅型固体イメージセンサ以外においても、例えば、CCDを使用した固体イメージセンサやMOS型固体イメージセンサにおいても効果がある。すなわち、これらの固体イメージセンサにおいては、光信号にスイッチングノイズやスミヤ等のノイズが含まれ、本発明の撮像装置を用いれば、これからノイ

12

ズが低減されるのである。なお、これらの固体イメージセンサにおいては、光電変換によって生ずる光電荷が光信号として移送される。

【0036】

【実施例】以下、図を引用して実施例により本発明をより具体的に説明する。しかし、本発明は、これらの例に限られるものではない。

(第1実施例) 図1(a)は、第1の実施例に係る本発明の撮像装置の構成図である。本実施例は、サンプリングパルス発生回路部5から出力されるサンプリングパルスを遅延させるものである。駆動回路部1と、SIT増幅型固体イメージセンサ2と、サンプリングパルス発生回路部5と、2つの遅延回路7及び8からなる遅延手段6と、A/D変換部3、4と、信号処理回路部9からなる。

【0037】駆動回路部1は、固体イメージセンサ2に駆動信号を出力し、固体イメージセンサ2を動作させる。固体イメージセンサ2は、駆動回路部1からの駆動信号により光信号と暗信号を電圧信号の形でA/D変換部3、4に出力させる。A/D変換部3、4は、アナログ信号である光信号と暗信号をデジタル信号に変換し読み出すものである。その読み出すタイミングは、サンプリングパルス発生回路部5からのサンプリングパルスにより定められる。しかし、光信号と暗信号をそれぞれ最大ピーク位置にて読み出すために、遅延手段6がサンプリングパルス発生回路部5とA/D変換部3、4の間に挿入され、サンプリングパルスを遅延させる。

【0038】遅延手段6は、光信号用と暗信号用の2つの遅延回路7、8からなる。本実施例においては、メモリによる遅延回路(図18参照)を使用した。この遅延回路は、アドレス制御パルスによりサンプリングパルスの遅延時間を制御できる。遅れる方の信号は、光信号、暗信号のどちらであるのか、また、どの程度遅れるのか不明である。しかし、この遅延手段により、光信号用サンプリングパルス、暗信号用サンプリングパルスの両方ともタイミングを制御できるので、光信号、暗信号とも最大ピーク位置に合わせることが可能となる。

【0039】A/D変換された光信号と暗信号は、A/D変換部3、4より出力され、信号処理回路部9に入力される。信号処理回路部9は、差動増幅器10からなり、A/D変換部から入力される光信号と暗信号の差を演算処理する。これにより、固定パターンノイズが除去される。図2は、本実施例に使用した固体イメージセンサ2の回路図である。簡略のため、単位画素11は3行3列で示した。以下、3行3列で説明するが、本発明はこれに限られるものではない。単位画素11には、SIT型の増幅型単位画素を配置した。

【0040】図2において、縦一列の単位画素11は、同一の垂直読み出し部13に接続され、横一列の単位画素11は、同一のゲートライン12-1、12-2、1

2-3に接続される。垂直読み出し部13は、単位画素に対して並列に接続された光信号用垂直読み出し部14aと暗信号用垂直読み出し部14bからなる。光信号用垂直読み出し部14aには、単位画素側から光信号用選択スイッチ15a、光信号用水平読み出しスイッチ17aが接続され、他端は光信号用水平読み出し部18aに接続されている。暗信号用垂直読み出し部14bには、単位画素側から暗信号用選択スイッチ15b、暗信号用水平読み出しスイッチ17bが接続され、他端は暗信号用水平読み出し部18bに接続されている。なお、各信号用選択スイッチ15a、15bは、駆動回路部1から送られる駆動信号 ϕTS 、 ϕTD によって動作し、水平読み出しスイッチ17a、17bは、水平シフトレジスタ23から送られる駆動信号 $\phi H1$ 、 $\phi H2$ 、 $\phi H3$ によって動作する。

【0041】光信号用垂直読み出し部14aには選択スイッチ15aと水平読み出しスイッチの間17aに光信号用コンデンサ16aが、暗信号用垂直読み出し部14bには選択スイッチ15bと水平読み出しスイッチ17bの間に暗信号用コンデンサ16bが接続されている。水平読み出し部18は、光信号用垂直読み出し部14aに接続される光信号用水平読み出し部18aと、暗信号用垂直読み出し部14bに接続される暗信号用水平読み出し部18bの2ラインからなる。水平読み出し部18は、垂直読み出し部13から移送された各信号を電圧信号としてA/D変換部10に出力させる。

【0042】また、垂直読み出し部13には、垂直読み出し部リセットトランジスタ19及び定電流源25が配置され、水平読み出し部18には、水平読み出し部リセットトランジスタ20a、20bが配置される。これらのリセットトランジスタ19、20a、20bは、駆動回路部1から送られる駆動信号 ϕRSV 、 ϕRSH によって動作する。

【0043】図3は、本実施例に使用した駆動信号のタイミングチャート図である。時刻t1以前において、単位画素11に配置されたSITのゲートには、光電荷が蓄積されている。時刻t1から時刻t2の期間において、各単位画素11のゲート電極に印加する駆動信号($\phi G1$ 、 $\phi G2$ 、 $\phi G3$)は、低レベル($Vg1$)から中間レベル($Vg2$)にされ、単位画素11と垂直読み出し部13は電氣的に導通状態となる。また、この期間において、 ϕTS 、 ϕTD 、 ϕRSV が高レベルにされ、各信号用選択スイッチ15a、15bおよび垂直読み出し部リセットトランジスタ19はON状態にされる。これにより、耐ブルーミング用の空読みが行われ、単位画素から移送された電荷は、配線21を介して外部に廃棄される。

【0044】時刻t3から時刻t4の期間において、 $\phi G1$ は、再び中間レベル($Vg2$)にされる。これにより、ゲートライン12-1のSITに蓄積された光電荷に相応した光信号が垂直読み出し部13に出力される。ま

た、この期間において、 ϕTS が高レベルにされており、光信号用選択スイッチ15aはON状態にされる。これにより、光信号は光信号用コンデンサ16aに蓄積される。

【0045】時刻t5から時刻t6の期間において、 $\phi G1$ は高レベル($Vg3$)にされる。これにより、SITのゲートに蓄積されていた光電荷は消滅され、SIT型単位画素11は、初期状態になる。時刻t6から次のサイクルの蓄積期間が開始される。なお、蓄積期間は、時刻t6から、次の1サイクルが繰り返されるt5までの期間を言う。

【0046】時刻t8から時刻t9の期間において、 $\phi G1$ は再び中間レベル($Vg2$)にされる。これにより、単位画素11と垂直読み出し部13は、電氣的に導通状態にされる。また、この期間において、 ϕTD は高レベルにされる。これにより、暗信号用選択スイッチはON状態にされる。SIT型単位画素11は初期状態にされた直後であり、これらの動作により暗信号は、暗信号用垂直読み出し部14bに出力され、さらに、暗信号用コンデンサ16bに蓄積される。

【0047】時刻t10から時刻t11の期間において、 ϕRSH は高レベルにされる。これにより、水平読み出し部18に蓄積されている各暗信号は、リセットされ固体イメージセンサ2の外部に廃棄される。時刻t12から時刻t13の期間において、 $\phi H1$ は高レベルにされ、水平読み出し用スイッチ17a、17bはON状態にされる。これにより、光信号用コンデンサ16aに蓄積された光信号は光信号用水平読み出し部18aに、また、暗信号用コンデンサ16bに蓄積された暗信号は暗信号用水平読み出し部18bに同時に移送される。そして、電圧信号として、A/D変換部3、4に出力される。時刻t14から時刻t15の期間において、 ϕRSH は高レベルにされる。これにより、水平読み出し部18に移送された光信号、暗信号は、リセットされ固体イメージセンサ2の外部に廃棄される。

【0048】時刻t16から時刻t17、時刻t20から時刻t21のそれぞれの期間において、順次水平読み出し用スイッチ17a、17bがON状態にされ、光信号、暗信号の読み出しが行われ、A/D変換部3、4に順次出力される。時刻t18から時刻t19、時刻t22から時刻t23のそれぞれの期間において、水平読み出し部18に移送された光信号、暗信号は、リセットされ固体イメージセンサ2の外部に廃棄される。

【0049】固体イメージセンサ2から出力された光信号、暗信号は、A/D変換部3、4に入力される。それぞれの信号は、サンプリングパルスの定めるタイミングで読み出され、A/D変換される。サンプリングパルスは、サンプリングパルス発生回路部5にて発生させ、遅延回路7、8を介してA/D変換部3、4に送られる。

図4は、本実施例の固体イメージセンサ2から出力さ

れ、A/D変換部3、4に入力された光信号暗信号の信号波形である。(a)は、光信号であり、(b)は、暗信号である。波形全体に渡り、ランダムノイズが生じていた。また、最大電圧レベルは、ある幅を持ち、その幅は、光信号でおよそ20~30mV、暗信号でおよそ10mVであった。本実施例において、光信号と暗信号の最大ピーク位置は一致せず、暗信号が先行した。その時間はおおよそ10nsであった。そこで、暗信号を読み出すためのサンプリングパルスは、T15の時刻に合わせられた。遅延回路8の遅延時間は、ゼロとした。次に、光信号を読み出すためのサンプリングパルスは、遅延回路7にてT15より10ns遅延させ、T16の時刻とした。これにより、光信号、暗信号は、それぞれ最大ピーク位置にて読み出され、A/D変換された。

【0050】A/D変換された光信号、暗信号は、信号処理部9に移送された。即ち、光信号は差動増幅器10の非反転入力部(正の端子)に、暗信号は差動増幅器10の反転入力部(負の端子)に印加され、光信号と暗信号の差が演算処理された。これにより、固定パターンノイズの除去のみならず、ランダムノイズの影響さえも抑制することが可能となった。

【0051】本実施例において、遅延手段6は、光信号用と暗信号用の2つの遅延回路7、8にて構成されている。しかし、図1(b)のように、遅延手段6は、遅延回路7とバイパス回路33と選択スイッチ34にて構成されてもよい。遅延回路7とバイパス回路33は、選択スイッチ34に対して並列に接続される。この構成では、遅れる方の信号を読み出すサンプリングパルスは、選択スイッチにて選択されて遅延回路に送られ、遅延されたあとA/D変換部に移送される。他方のサンプリングパルスは、遅延されることなくバイパス回路にて他方のA/D変換部に移送される。このようにすれば、光信号、暗信号をそれぞれ最大ピーク位置にて読み出すことにより、固定パターンノイズを除去することやランダムノイズの影響を抑制することが可能となる。

(第2実施例) 図5は、第2の実施例に係る本発明の撮像装置の構成図である。本実施例は、固体イメージセンサ2からの光信号または暗信号を遅延させるものである。駆動回路部1は、固体イメージセンサ2に駆動信号を出力し、固体イメージセンサ2を動作させる。固体イメージセンサ2は、駆動回路部1からの駆動信号により光信号と暗信号を電圧信号の形でA/D変換部3、4に出力させる。しかし、光信号と暗信号をそれぞれ最大ピーク位置にて読み出すために、遅延手段6aが固体イメージセンサ2とA/D変換部3、4の間に挿入される。これにより、固体イメージセンサ2から出力される信号(光信号および/または暗信号)は遅延される。遅延手段6aは、光信号用遅延回路部7a、暗信号用遅延回路部8aの2つの遅延回路からなる。

【0052】A/D変換部3、4は、アナログ信号であ

る光信号と暗信号をデジタル信号に変換し読み出すものである。その読み出すタイミングは、サンプリングパルス発生回路部5からのサンプリングパルスにより定められる。読み出されA/D変換された信号は、信号処理回路部9に入力される。信号処理回路部9は、差動増幅器10からなり、A/D変換部3、4から入力される光信号と暗信号の差を演算処理する。これにより、固定パターンノイズが除去される。

【0053】図6は、本実施例に使用した固体イメージセンサ2の回路図である。簡略のため、単位画素11aは3行3列で示した。以下、3行3列で説明するが、本発明は、これに限られるものではない。単位画素11aには、J-FET型の増幅型単位画素が配置されている。図7は、J-FET型を用いた増幅型単位画素11aの回路図を示す。受光部26にて生じた光電荷は、受光部26に一時蓄えられる。転送トランジスタ28がON状態にされると、光電荷はJ-FET27のゲート29に移送され蓄積される。そして、蓄積された光電荷の量に相当する光信号がJ-FET27のソース30より出力されて垂直読み出し部13に移送される。なお、J-FETのドレイン31は、全画素共通の電圧が印加される。

【0054】図6において、縦一列の単位画素11aは、同一の垂直読み出し部13に接続され、横一列の単位画素11aは、同一のトランスファーゲートライン24-1、24-2、24-3に接続される。垂直読み出し部13は、単位画素に対して並列に接続された光信号用垂直読み出し部14aと暗信号用垂直読み出し部14bからなる。光信号用垂直読み出し部14aには、単位画素側から光信号用選択スイッチ15a、光信号用水平読み出しスイッチ17aが接続され、他端は光信号用水平読み出し部18aに接続されている。暗信号用垂直読み出し部14bには、単位画素側から暗信号用選択スイッチ15b、暗信号用水平読み出しスイッチ17bが接続され、他端は暗信号用水平読み出し部18bに接続されている。なお、各信号用選択スイッチ15a、15bは、駆動回路部1から送られる駆動信号φTS、φTDによって動作し、水平読み出しスイッチ17a、17bは、水平シフトレジスタ23から送られる駆動信号φH1、φH2、φH3によって動作する。

【0055】光信号用垂直読み出し部14aには選択スイッチ15aと水平読み出しスイッチの間17aに光信号用コンデンサ16aが、暗信号用垂直読み出し部14bには選択スイッチ15bと水平読み出しスイッチ17bの間に暗信号用コンデンサ16bが接続されている。水平読み出し部18は、光信号用垂直読み出し部14aに接続される光信号用水平読み出し部18aと、暗信号用垂直読み出し部14bに接続される暗信号用水平読み出し部18bの2ラインからなる。水平読み出し部18は、垂直読み出し部13から移送された各信号を電圧信

号としてA/D変換部に出力させる。

【0056】また、垂直読み出し部13には、垂直読み出し部リセットトランジスタ19及び定電流源25が配置され、水平読み出し部18には、水平読み出し部リセットトランジスタ20a、20bが配置される。これらのリセットトランジスタ19、20a、20bは、駆動回路部1から送られる駆動信号 ϕ RSV、 ϕ RSHによって動作する。

【0057】図8及び図9は、第2の実施例に使用した駆動信号のタイミングチャート図である。図8は、主に垂直読み出し部(13、14a、14b)に関する駆動信号を示し、図9は、主に水平読み出し部18に関する駆動信号を示す。時刻t1から時刻t2の期間において、各増幅型単位画素11aのJ-FETリセットトランジスタ32に送られる駆動信号のうち、 ϕ RSG1は低レベルに、 ϕ RSD1は、高レベルにされる。このため、J-FETリセットトランジスタ32はON状態にされ、J-FET27のゲート29には、 ϕ RSD1の電圧に相応する電荷が蓄積される。この状態がJ-FET27の初期状態である。 ϕ RSG1が低レベルのときにJ-FETリセットトランジスタ32がON状態にされるのは、このトランジスタがP-MOS構造のためである。

【0058】時刻t2から時刻t3の期間において、 ϕ TDは高レベルにされる。また ϕ RSVは、高レベルにされている。これにより、暗信号用コンデンサ16bは、配線21と電気的に導通状態にされリセットされる。時刻t3から時刻t4の期間において、 ϕ RSVは低レベルにされ、垂直読み出し部リセットトランジスタ19がOFF状態にされる。これにより、単位画素11aのJ-FET27と暗信号用コンデンサ16bは電気的に導通状態となり、J-FET27の暗信号が暗信号用コンデンサ16bに蓄積される。

【0059】時刻t6から時刻t7の期間において、 ϕ TG1は低レベルにされ、転送トランジスタ28はON状態にされる。これにより、受光部26に蓄えられた光電荷は、J-FET27のゲート29に移送され、蓄積される。 ϕ TG1が低レベルのときに転送トランジスタ28がON状態にされるのは、このトランジスタがP-MOS構造のためである。

【0060】時刻t7から時刻t8の期間において、 ϕ RSV、 ϕ TSが高レベルにされ、垂直読み出し部リセットトランジスタ19と光信号選択用トランジスタ15aはON状態にされる。これにより、光信号用コンデンサ16aと配線21は電気的に導通状態にされ、光信号用コンデンサ16aに蓄積されていた光信号は、配線21を介して外部に廃棄される。

【0061】時刻t8から時刻t9の期間において、 ϕ RSVが低レベルにされ、垂直読み出し部リセットトランジスタ19はOFF状態にされる。これにより、J-FET27のゲート29に蓄積された光電荷の量に応じた光

信号がソース30から出力され光信号用コンデンサ16aに蓄積される。なお、蓄積期間は、時刻t7から、次の1サイクルが繰り返されるt6までの期間である。

【0062】時刻t12から時刻t13の期間において、 ϕ RSHが高レベルにされ、水平読み出し部リセットトランジスタ20a、20bは、ON状態にされる。これにより、水平読み出し部18は、リセットされる。時刻t14から時刻t15の期間において、 ϕ H1は高レベルにされ、水平読み出し用スイッチ17a、17bはON状態にされる。これにより、光信号用コンデンサ16aに蓄積された光信号は光信号用水平読み出し部18aに、暗信号用コンデンサ16bに蓄積された暗信号は暗信号用水平読み出し部18bに同時に移送される。そして、電圧信号として、遅延手段6aに出力される。

【0063】時刻t15から時刻t16の期間において、 ϕ RSHは高レベルにされる。これにより、水平読み出し部18に移送された光信号、暗信号は、リセットされ固体イメージセンサ2の外部に廃棄される。時刻t17から時刻t18、時刻t20から時刻t21のそれぞれの期間において、順次 ϕ H2、 ϕ H3が高レベルにされ、水平読み出しスイッチ17a、17bは順次ON状態にされる。これにより、光信号用コンデンサ16aに蓄積された光信号は光信号用水平読み出し部18aに、暗信号用コンデンサ16bに蓄積された暗信号は暗信号用水平読み出し部18bに同時に移送される。そして、電圧信号として、順次遅延手段6aに出力される。時刻t18から時刻t19、時刻t21から時刻t22のそれぞれの期間において、水平読み出し部18に移送された光信号、暗信号は、リセットされ固体イメージセンサ2の外部に廃棄される。

【0064】固体イメージセンサ2から出力された光信号、暗信号は、それぞれ光信号用遅延回路7a、暗信号用遅延回路8aに入力される。図10は、本実施例の信号波形であり、(a)は遅延回路7a、8aに入力された信号波形、(b)は遅延回路7a、8aより出力された信号波形を示す。波形全体に渡り、ランダムノイズが生じていた。また、最大電圧レベルは、ある幅を持ち、その幅は、光信号でおよそ20~30mV、暗信号でおよそ10mVであった。最大ピーク位置は、暗信号の方が先行し、光信号の最大ピーク位置との差は、およそ20nsであった。そこで、光信号の遅延時間は、ゼロとし、暗信号は、20nsだけ遅延させた。これにより、遅延手段6から出力された波形は、図10(b)のように、光信号と暗信号とで最大ピーク位置が一致し、A/D変換部3、4に入力された。

【0065】A/D変換部3、4に入力された光信号と暗信号は、サンプリングパルスの定めるタイミングで同時に読み出され、A/D変換された。サンプリングパルスは、サンプリングパルス発生回路部5にて発生され、A/D変換部3、4に送られた。そのタイミングは、光信号と暗信号の最大ピーク位置T16に合わせられた。A

／D変換された光信号、暗信号は、信号処理部9に移送された。即ち、光信号は差動増幅器10の正の端子に、暗信号は差動増幅器10の負の端子に印加され、光信号と暗信号の差が演算処理された。これにより、固定パターンノイズの除去のみならず、ランダムノイズの影響も緩和され、S／N比が向上した。

(第3実施例) 図11は、第3の実施例に係る本発明の撮像装置の構成図である。遅延手段6bは、遅延回路7bと、バイパス回路33と選択スイッチ34から構成されている。固体イメージセンサ2より出力された信号のうち、最大ピーク位置の先行した信号は選択スイッチ34により選択され、遅延回路7bに送られる。他方の信号は、選択スイッチ34により選択され、バイパス回路33に送られる。そして、両方の信号の最大ピーク位置が同じタイミングに合わせられてA／D変換部3、4に出力される。このようにすれば、遅延回路は一つだけでよく、装置が小型化し、また、コストも低減される。

(第4実施例) 図12は、第4の実施例に係る本発明の撮像装置の構成図である。第3実施例との相違点は、第2の選択スイッチ35がA／D変換部3、4と信号処理回路部9の間に挿入された点にある。固体イメージセンサ2より出力された信号のうち、最大ピーク位置の先行した信号は第1の選択スイッチ34により選択され、遅延回路7bに送られる。他方の信号は、第1の選択スイッチ34により選択され、バイパス回路33に送られる。そして、両方の信号の最大ピーク位置が同じタイミングに合わせられてA／D変換部3、4に出力され、更に第2の選択スイッチ35に出力される。第2の選択スイッチ35は、光信号を差動増幅器10の非反転入力部に、暗信号を反転入力部に出力させる。これにより、信号処理回路部10で行われる演算は、容易に且つ一義的に(光信号-暗信号)に定めることが可能となる。

【0066】本実施例において、第2の選択スイッチは、A／D変換部3、4と信号処理回路部9の間に挿入された。しかし、第2の選択スイッチが挿入される位置は、遅延手段6bと信号処理回路部9の間であればよく、遅延手段6bとA／D変換部の間でも構わない。

(第5実施例) 図13は、第5の実施例にかかる本発明の撮像装置の構成図である。遅延手段6cは、固体イメージセンサ2と同一の半導体基板36上に配置されている。このようにすれば、固体イメージセンサ2と遅延手段6cを一体にすることができ、装置は小型になる。

【0067】

【発明の効果】以上のように、本発明によれば、光信号、暗信号をそれぞれ最大ピーク位置(または最小ピーク位置)にて読み出すことができ、出力信号の光信号成分とノイズ成分の比であるS／N比は向上する。このため、信号から得られる映像は、鮮明なものになる。また、光信号、暗信号をそれぞれ最大ピーク位置(または最小ピーク位置)にて読み出すことにより、従来の装置

では困難であったランダムノイズの最小化が可能となり、S／N比は、更に向上する。

【図面の簡単な説明】

【図1】第1実施例に係る本発明の撮像装置の構成図である。

【図2】第1実施例に使用した固体イメージセンサ2の回路図である。

【図3】第1実施例に使用した駆動信号のタイミングチャート図である。

【図4】第1実施例の固体イメージセンサから出力された光信号、暗信号の電圧波形である。

【図5】第2実施例に係る本発明の撮像装置の構成図である。

【図6】第2実施例に使用した固体イメージセンサ2の回路図である。

【図7】J-FET型を用いた増幅型単位画素の回路図である。

【図8】第2実施例に使用した駆動信号のタイミングチャート図であり、主に垂直読み出し部に関する駆動信号を示す。

【図9】第2実施例に使用した駆動信号のタイミングチャート図であり、主に水平読み出し部に関する駆動信号を示す。

【図10】第2実施例の信号波形を示すグラフであり、(a)は、遅延手段6aに入力された信号の波形、(b)は、遅延手段より出力された信号の波形を示す。

【図11】第3実施例に係る本発明の撮像装置の構成図である。

【図12】第4実施例に係る本発明の撮像装置の構成図である。

【図13】第5実施例に係る本発明の撮像装置の構成図である。

【図14】従来の撮像装置の構成図である。

【図15】固体イメージセンサの回路図である。

【図16】図15における、単位画素11の回路図を示す。

【図17】A／D変換部に入力される光信号、暗信号の信号波形を示す概念図であり、(a)は理想的な信号波形を示し、(b)は、緩衝期間を有する光信号、暗信号の波形を示す。

【図18】A／D変換部に入力される光信号、暗信号の一般的な信号波形を示す概念図である。

【図19】遅延回路の回路図であり、(a)は遅延線を用いた遅延回路、(b)はメモリを使用した遅延回路である。

【図20】イメージセンサから出力された信号波形を示す概念図であり、(a)はランダムノイズの無い場合の信号波形、(b)はランダムノイズが挿入されたときの信号波形、(c)は、(c)のX部分を拡大した図である。

21

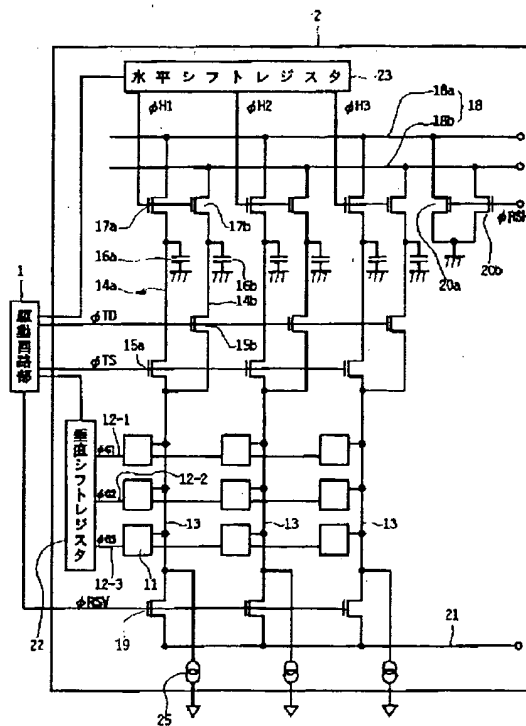
22

【符号の説明】

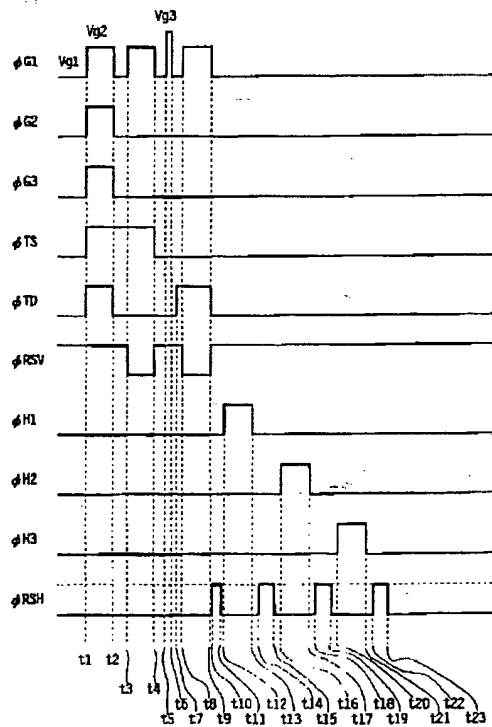
- 1 駆動回路部
2 固体イメージセンサ
3、4 A/D変換部
5 サンプリングパルス発生回路部
6、6a、6b、6c 遅延手段
7、7a、7b、7c、8、8a、8b、8c 遅延回路
9 信号処理回路部
10 差動増幅器
11、11a 単位画素
12-1、12-2、12-3 ゲートライン
13 垂直読み出し部
14a 光信号用垂直読み出し部
14b 暗信号用垂直読み出し部
15a 光信号用選択スイッチ
15b 暗信号用選択スイッチ
16a 光信号用コンデンサ
16b 暗信号用コンデンサ
17a 光信号用水平読み出しスイッチ
17b 暗信号用水平読み出しスイッチ
18 水平読み出し部

- 19 垂直読み出し部リセットトランジスタ
20a、20b 水平読み出し部リセットトランジスタ
21 配線
22 垂直シフトレジスタ
23 水平シフトレジスタ
24-1、24-2、24-3 トランスファージェートライン
25 定電流源
26 受光部
27 J-FET
28 転送トランジスタ
29 J-FETゲート
30 J-FETソース
31 J-FETドレイン
32 J-FETリセットトランジスタ
33 バイパス回路
34 選択スイッチ
35 第2の選択スイッチ
36 半導体基板
以上

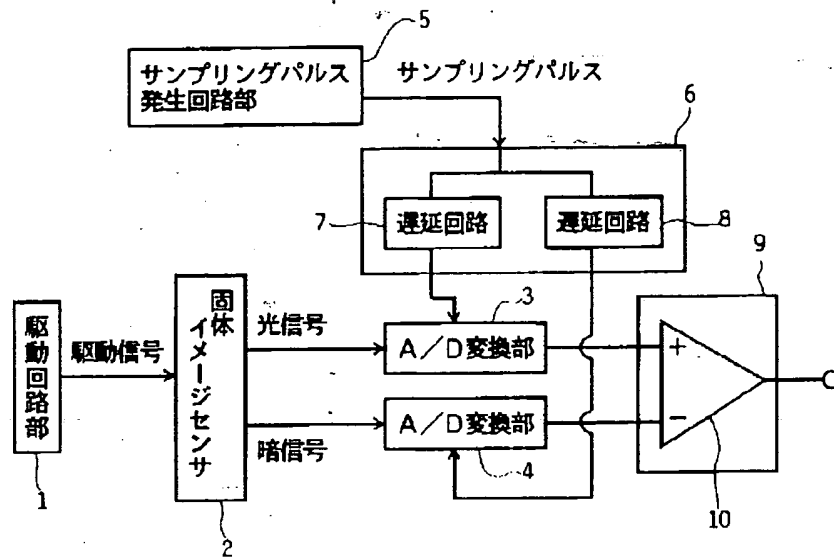
【図2】



【図3】

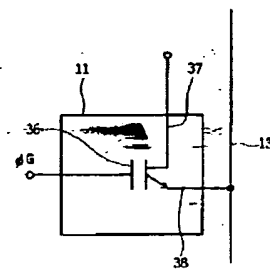


【図1】

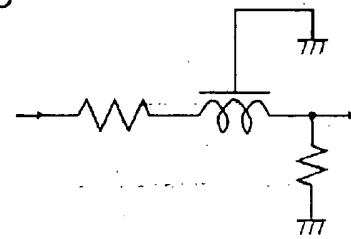


(a)

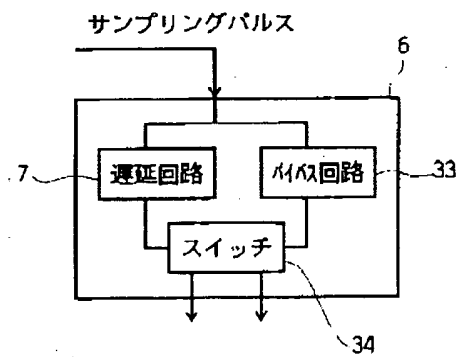
【図16】



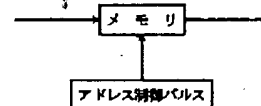
【図19】



(a)

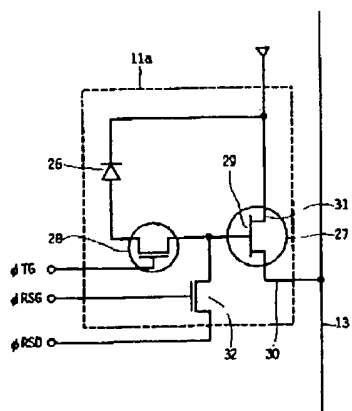


(b)

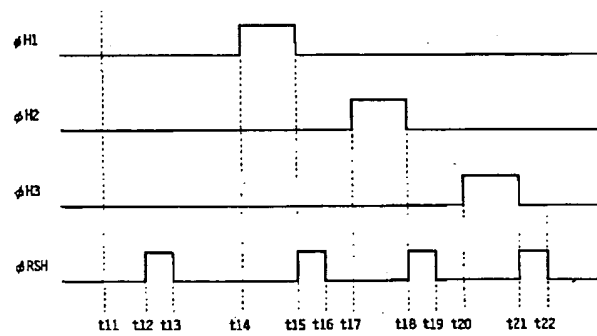


(b)

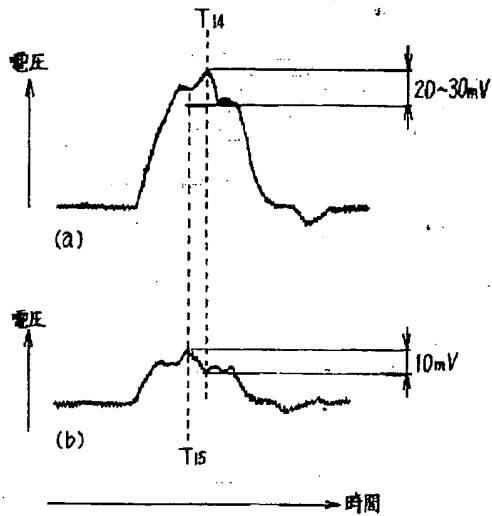
【図7】



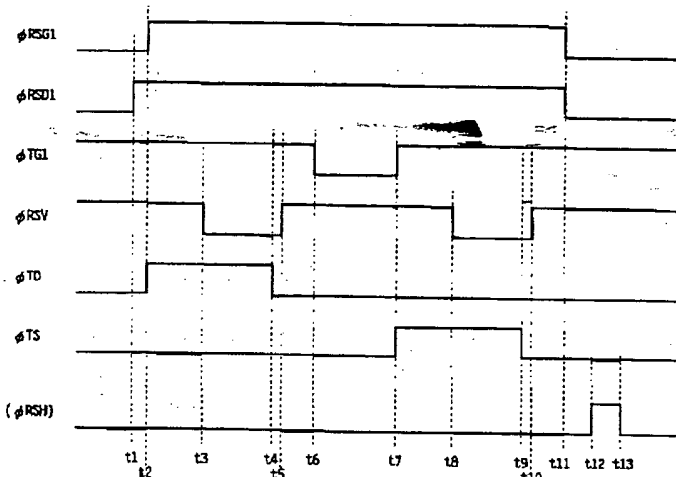
【図9】



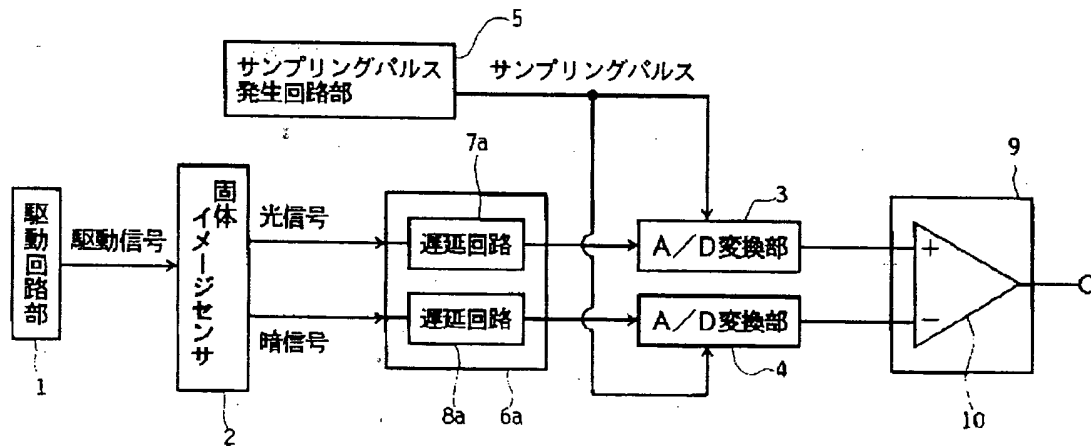
【図4】



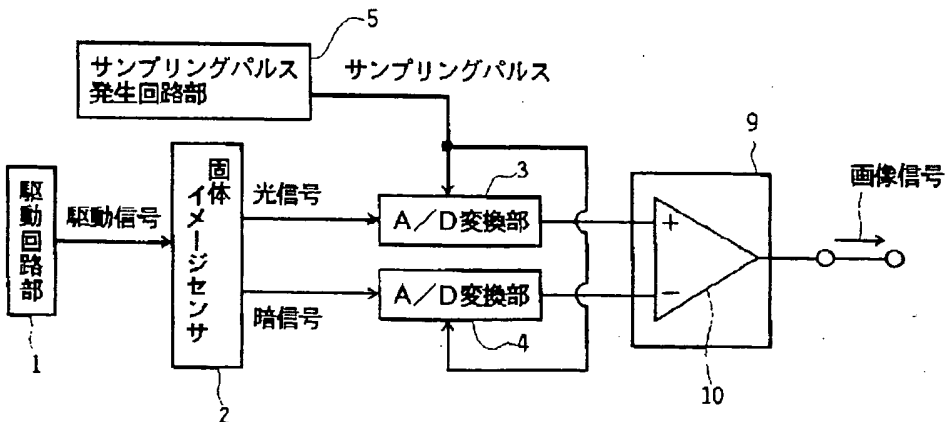
【図8】



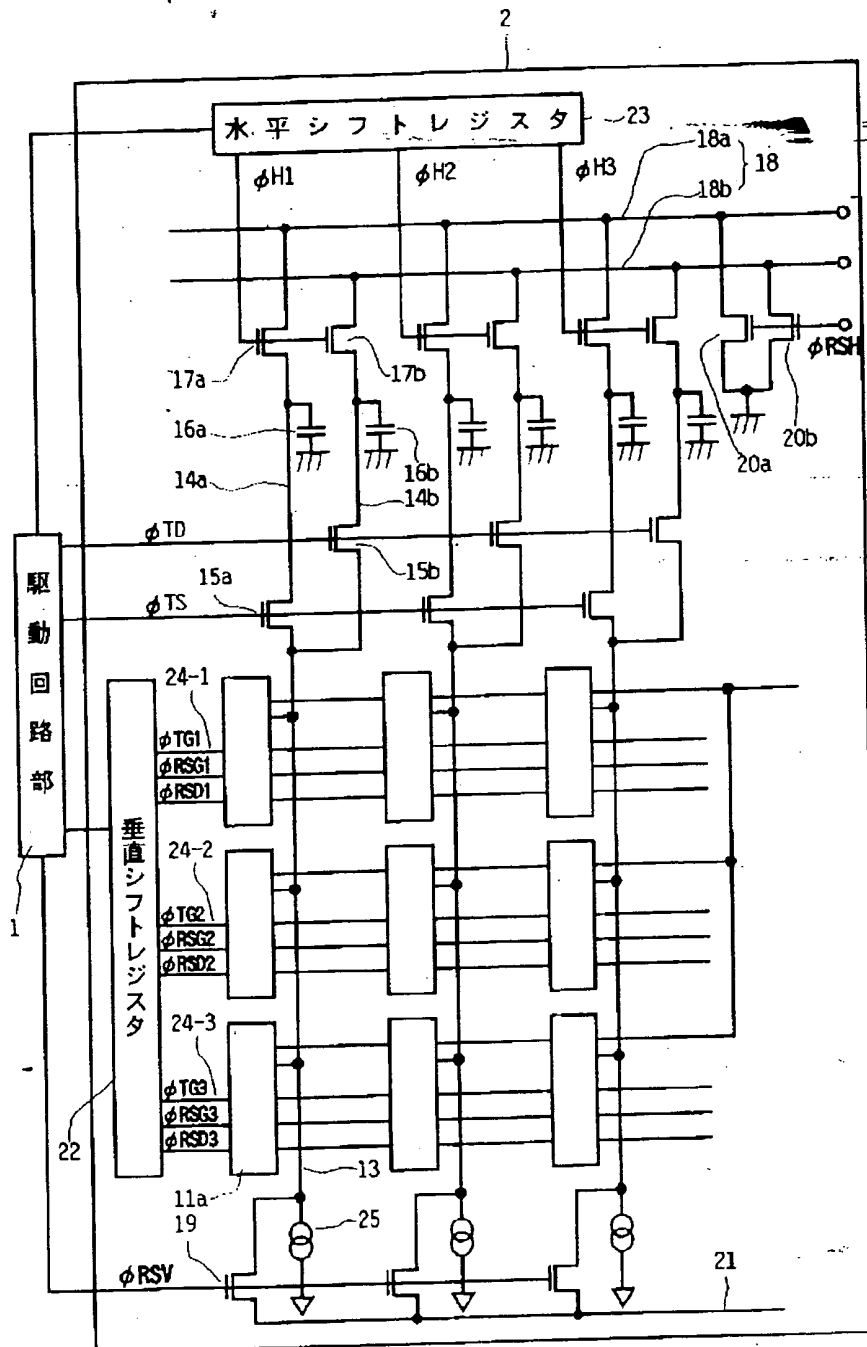
【図5】



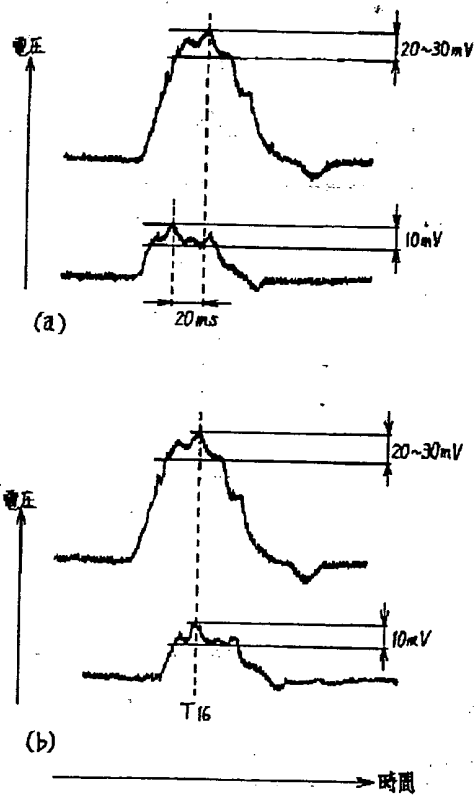
【図14】



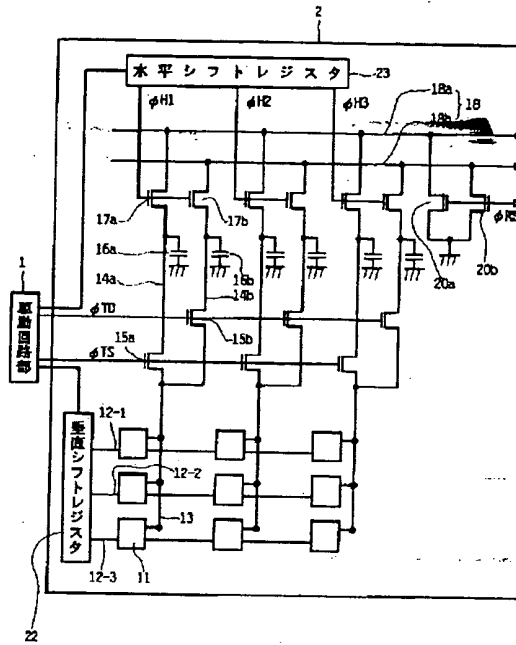
2



【図10】

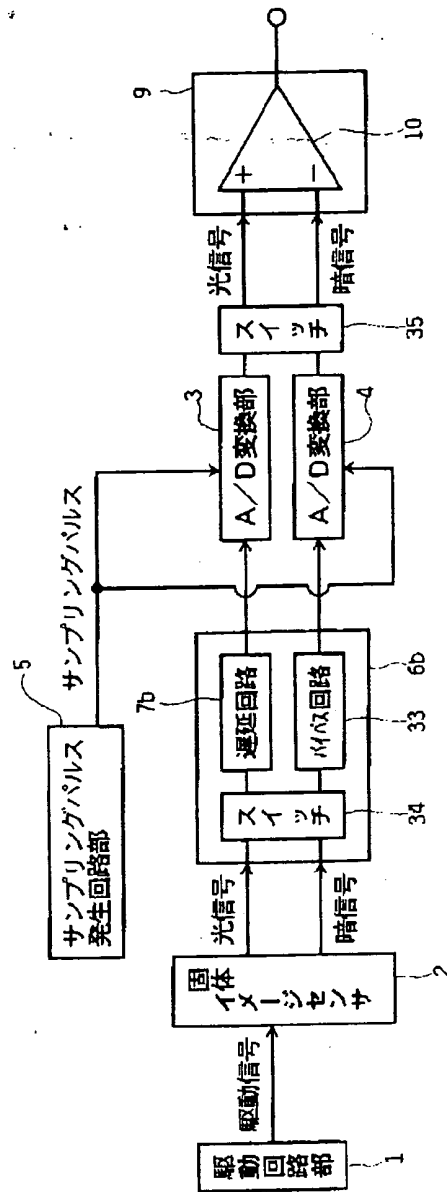


【図15】

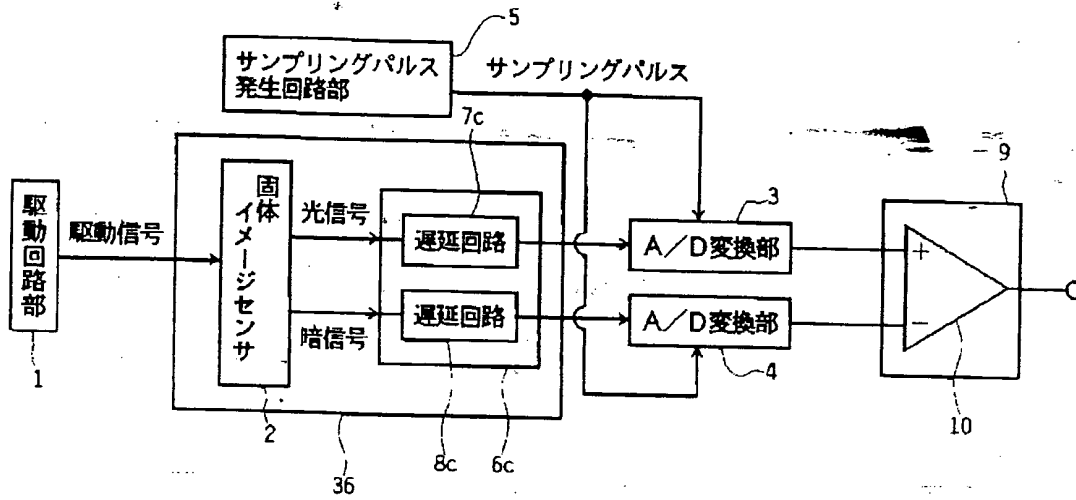


(17)

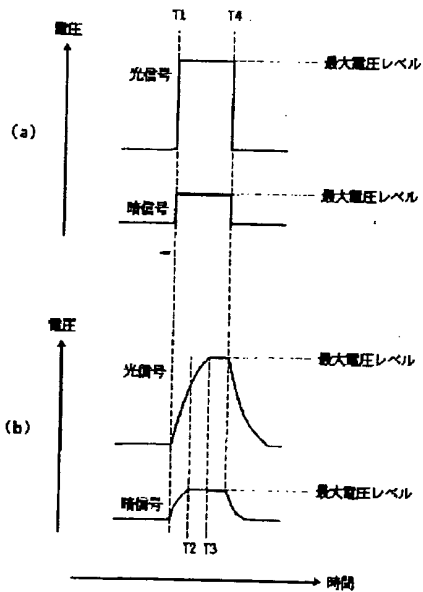
【図12】



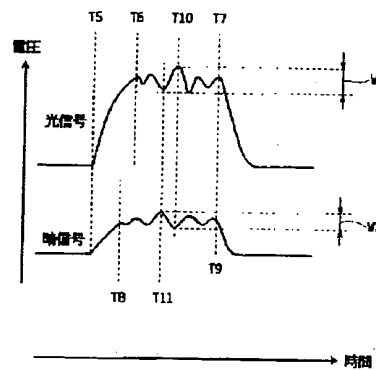
【図13】



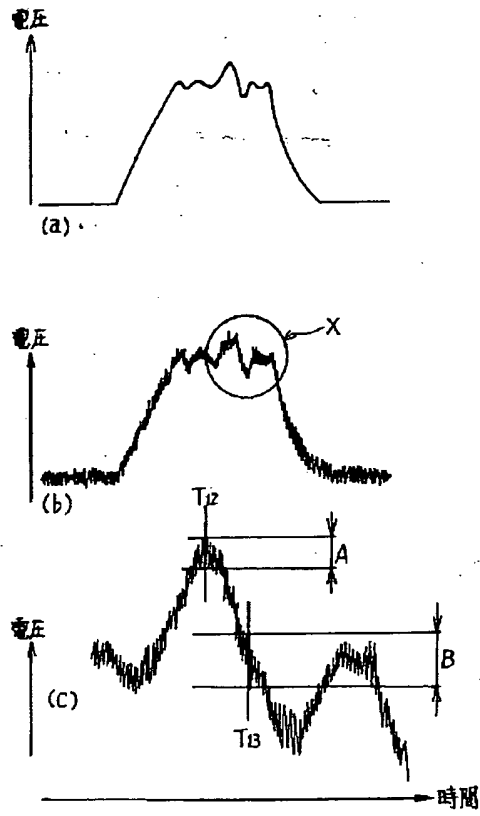
【図17】



【図18】



【図20】



THIS PAGE BLANK (USPTO)